

**Модуль MicroPC -
ГОСТ Р 52070-2003 (MIL-STD-1553)**

Модуль ТА1-МР предназначен для подключения MicroPC к резервированной магистральной ГОСТ Р 52070-2003 (MIL-STD-1553B). В зависимости от исполнения, модуль содержит один или два блока ТАМ1, каждый из которых реализует функции резервированного устройства интерфейса. Каждое устройство интерфейса ТАМ1 способно функционировать в режиме контроллера шины (КШ), оконечного устройства (ОУ) или монитора шины (МШ), в соответствии с требованиями ГОСТ Р 52070-2003. Режим работы устройства определяется программно.

Основные характеристики ТА1-МР приведены в таблице 1.

Таблица 1

Параметр	Ед. изм.	min	typ	max
Приемник Дифференциальное входное напряжение	Vp-p	0,65		40
Передатчик Дифференциальное выходное напряжение, измеренное в линии	Vp-p	6	6,5	
Время нарастания/спада сигнала	ns	100	150	300
Требования по питанию +5V				
* пауза	mA		140	
* 50% времени передача по двум каналам	mA		600	800
* 100% времени передача по двум каналам	mA		1100	1400
Временные параметры				
• Задержка от запуска КШ до начала передачи	μs		1.3	
• Контролируемая пауза до ОС в режиме КШ, МШ, ОУ (программируется)	μs	14,5		63,5
• Задержка выдачи ответного слова ОУ	μs		4.5	
• Задержка формирования прерывания в конце сообщения	μs			6
• Контролируемая генерация в канале	μs	760		
Температурный диапазон				
• Рабочий	°C	-40		+70
Возможна поставка изделия с расширенным температурным диапазоном				

ТА1-МР может содержать один (ТА1- МР-01) или два (ТА1- МР-02) модуля ТАМ1 ISA8.

В модуле ТА1-МР используется программная модель устройств серии ТА. Описание программной модели устройств серии ТА приведено в ТА.ДОС.

Условное изображение устройства ТА1-МР приведено на рис. 1.

При поставке ТА1-МР-1 устанавливается один модуль ТАМ1-ISA8 на место D1. При поставке устройства в исполнении ТА1-МР-1 с одним резервированным мультиплексным каналом не устанавливаются разъемы X5, X8 трансформаторы TR3, TR4 и модуль ТАМ1_В (D2).

Вместо элемента D2 устанавливается джампер JP1, используемый для технологических целей.

Разъем X3 предназначен для технологических целей на этапе изготовления устройства.

Подключение ТА1-МР к шине ISA.

ТА1-МР подключается к магистрали ISA MicroPC через контакты, приведенные в таблице 2. Двухканальное устройство ТА1-МР-2 использует две линии запроса прерывания.

В качестве микросхемы, управляющей работой модуля, используется FPGA APA150 фирмы Actel. Сигналы шины ISA подключаются к микросхеме APA150 через буфер IDTQS32X861, который ограничивает уровень принимаемых сигналов до величины 3.3V. Для подключения к шине ISA использованы выходные каскады IOB33PL и OTB33PL микросхемы APA150. Для подключения к шине ISA использованы выходные каскады IOB33PL и OTB33PL микросхемы APA150. Для этих каскадов максимальный выходной ток низкого уровня $I_{ol}=20\text{mA}$ ($V_{ol}=0.4\text{V}$), $I_{ol}=28\text{mA}$ ($V_{ol}=0.7\text{V}$), максимальный выходной ток высокого уровня $I_{oh}=-24\text{mA}$ ($V_{oh}=2.4\text{V}$).

Для обмена управляющей информацией и данными между модулем ТАМ1 и процессором используются циклы записи и чтения внешнего устройства. Допускается только словное обращение к регистрам и внутренней памяти ТАМ1. В магистрали ISA MicroPC словное обращение автоматически разбивается на два цикла. Первым передается младший байт, вторым старший. Временная диаграмма циклов «запись» и «чтение» приводится на рисунке 2. В цикле «запись» сигнал RDY формируется при записи старшего байта слова. Младший байт должен быть записан перед записью старшего байта. Собственно перезапись слова во внутренний 16-и разрядный регистр ТАМ1-ISA8 производится во время записи старшего байта. Значение младшего байта берется из промежуточного буфера. В цикле «чтение» сигнал RDY формируется во время чтения младшего байта. Значение старшего байта сохраняется в промежуточном буфере и считывается в отдельном цикле во время чтения младшего байта.

В предоставляемой библиотеке драйверов, байтовые обращения не используются.

Таблица 2.

Сигнал	Вывод	Сигнал	Вывод
Корпус(GND)	B1	SD7	A2
RESET DRV	B2	SD6	A3
+ 5 В	B3	SD5	A4
IRQ9	B4	SD4	A5
Корпус(GND)	B10	SD3	A6
-I/OW	B13	SD2	A7
-I/OR	B14	SD1	A8
IRQ7	B21	SD0	A9
IRQ6	B22	I/O CH RDY	A10
IRQ5	B23	AEN	A11
IRQ4	B24	SA13	A18
IRQ3	B25	SA12	A19
+ 5 В	B29	SA11	A20
Корпус(GND)	B31	SA10	A21
		SA9	A22
		SA8	A23
		SA7	A24
		SA6	A25
		SA5	A26
		SA4	A27
		SA3	A28
		SA2	A29
		SA1	A30
		SA0	A31

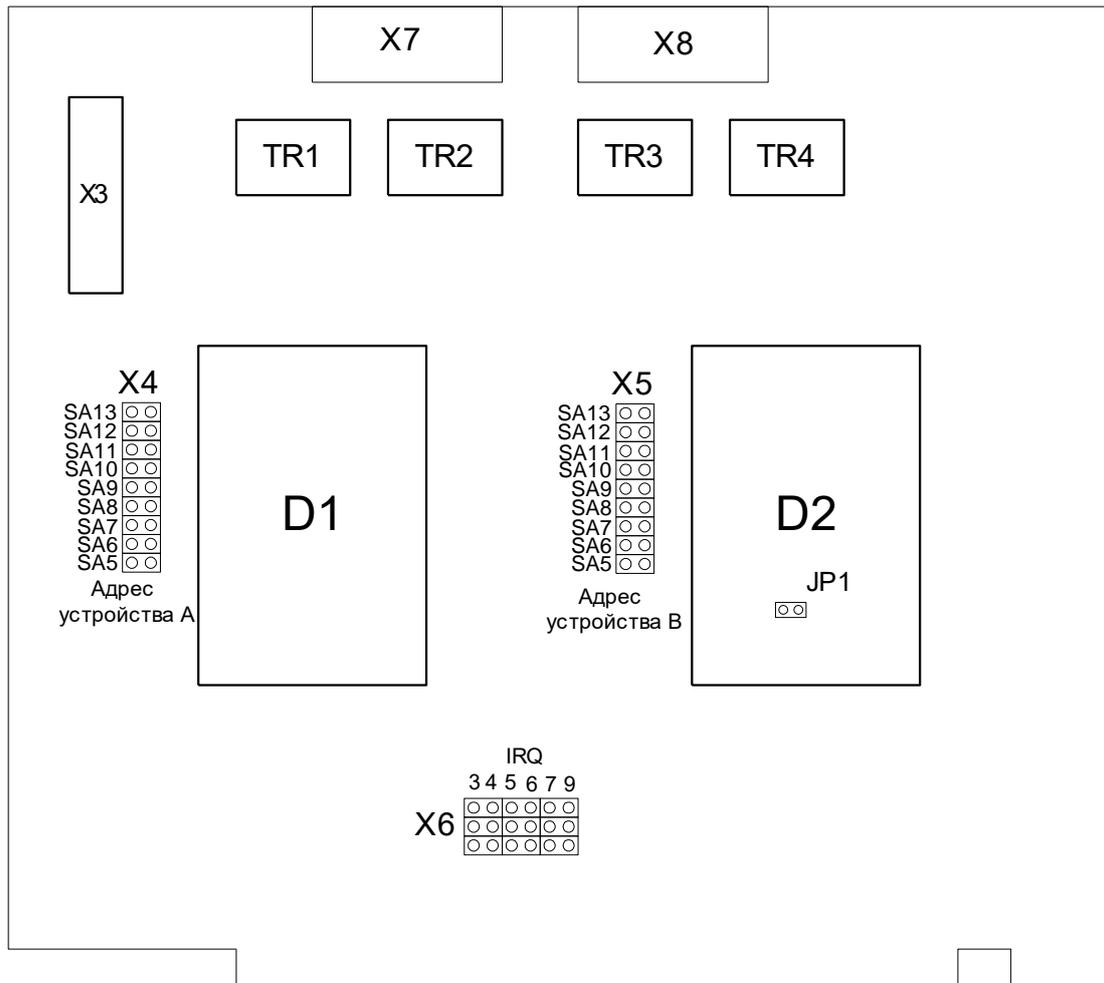


Рис. 1. Условное изображение устройства.

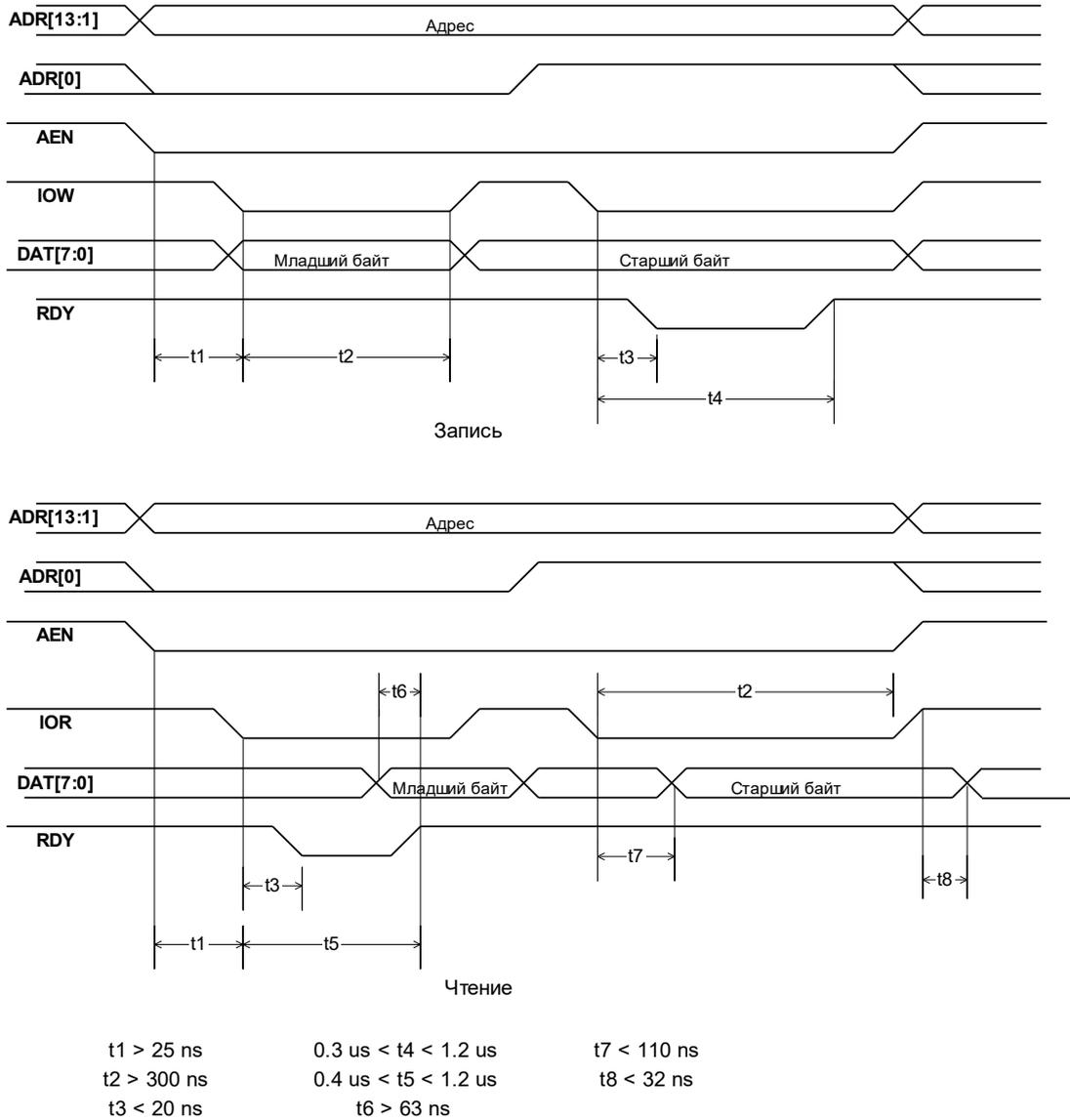


Рис. 2. Временная диаграмма циклов «запись» и «чтение».

Базовый адрес каждого из двух устройств TAM1 в шине ISA определяется переключателями **X4** (устройство А) и **X5** (устройство В). Установленный джампер означает, что соответствующий разряд адреса на шине ISA будет компарироваться со значением «0» на шине SA. Не установленный джампер означает, что данный разряд будет компарироваться со значением «1». Разряды с SA4 по SA1 используются для выбора 16-ти разрядного регистра внутри устройства. Разряд SA0 используется для определения старшего и младшего байта регистра (см. рисунок 3). Структурная схема блока адресации модуля TAM1-ISA8 приводится на рисунке 4.

SA13	SA12	SA11	SA10	SA9	SA8	SA7	SA6	SA5	SA4	SA3	SA2	SA1	SA0
Адрес TAM1									Адрес регистра в TAM1			№ байта	

Рис. 3. Адресация модулей TAM1-ISA8 на шине ISA.

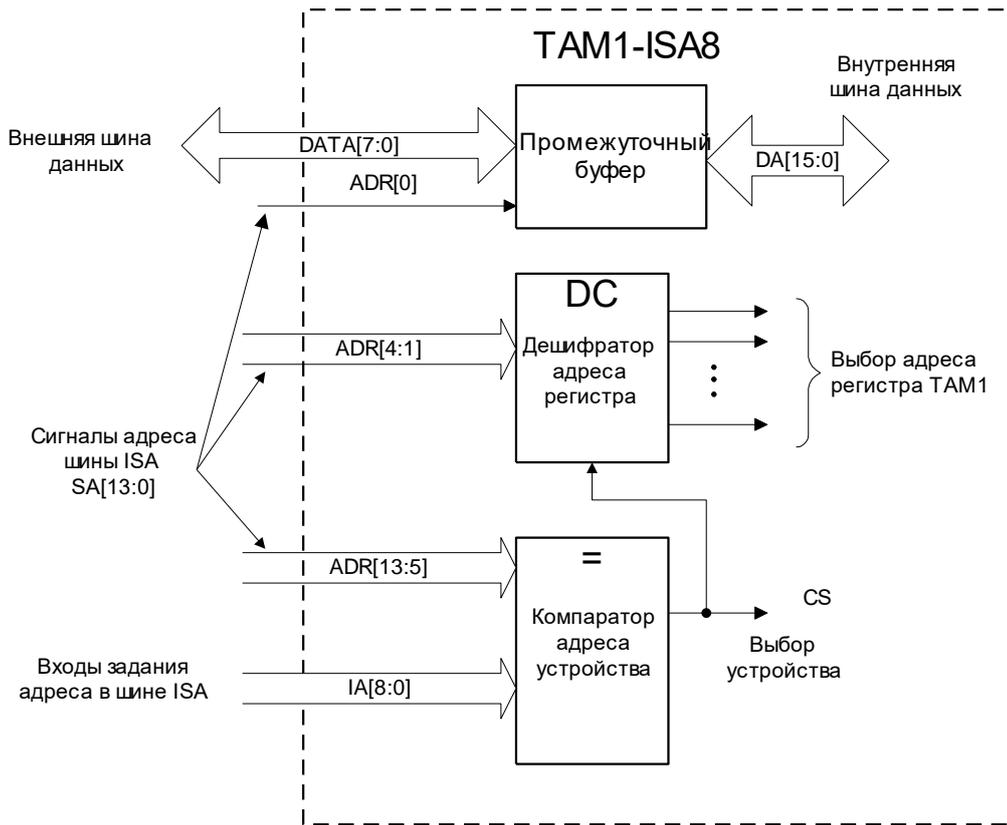


Рис. 4.

Джампера X6 предназначены для задания используемых прерываний. Нижний ряд соединен с выходом прерывания модуля TAM1_B, верхний ряд соединен с выходом прерывания модуля TAM1_A. Средний ряд разъема соединен с соответствующими линиями прерывания шины ISA.

На рисунке 5 показаны переключатели задания базового адреса устройств в шине ISA и переключатель номера используемых прерываний с установленными значениями, заданными при поставке. Устройству А установлен базовый адрес 0140h и прерывание IRQ5, устройству В - базовый адрес 0200h и прерывание IRQ9.

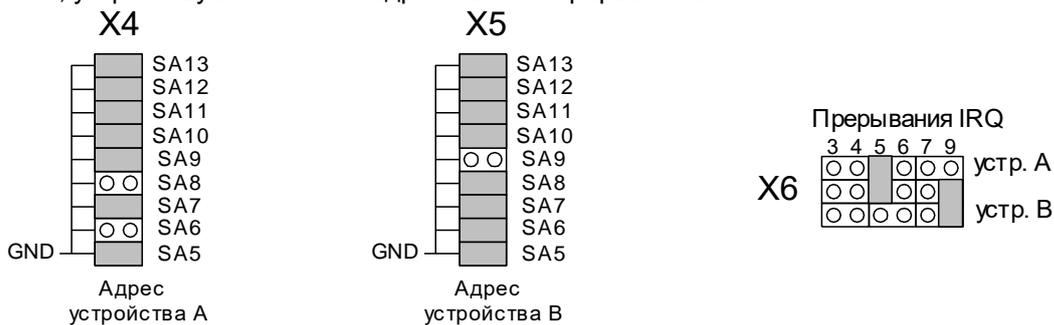


Рис. 5.

Подключение модуля TA1- MP к мультиплексному каналу.

На рис. 6 показаны варианты подключения устройства, построенного на основе TAM1 к линии передачи информации.

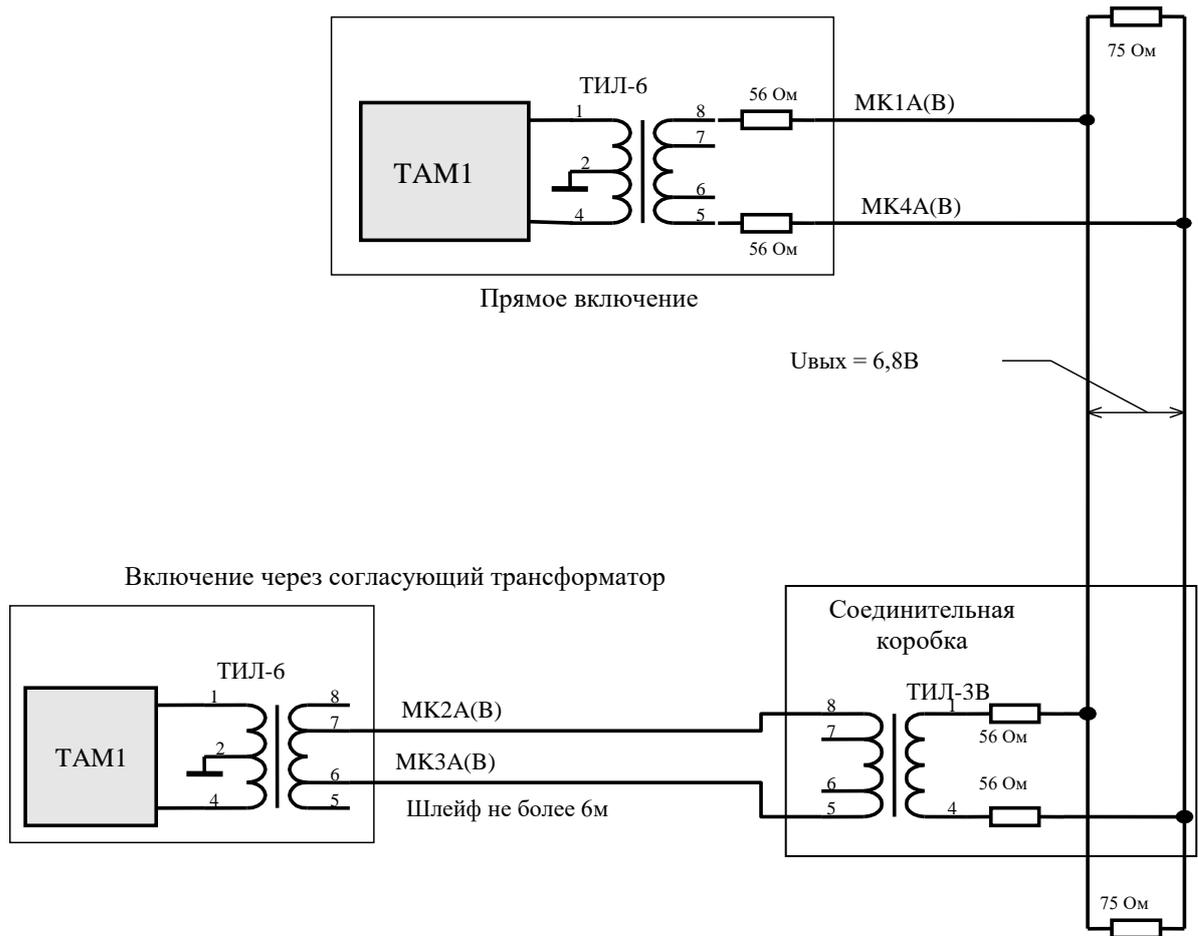


Рис 6.

Разъемы X7 и X8 предназначены для подключения устройства к магистрали по ГОСТ Р 52070-2003. Схема подключения приведена на рис. 7.

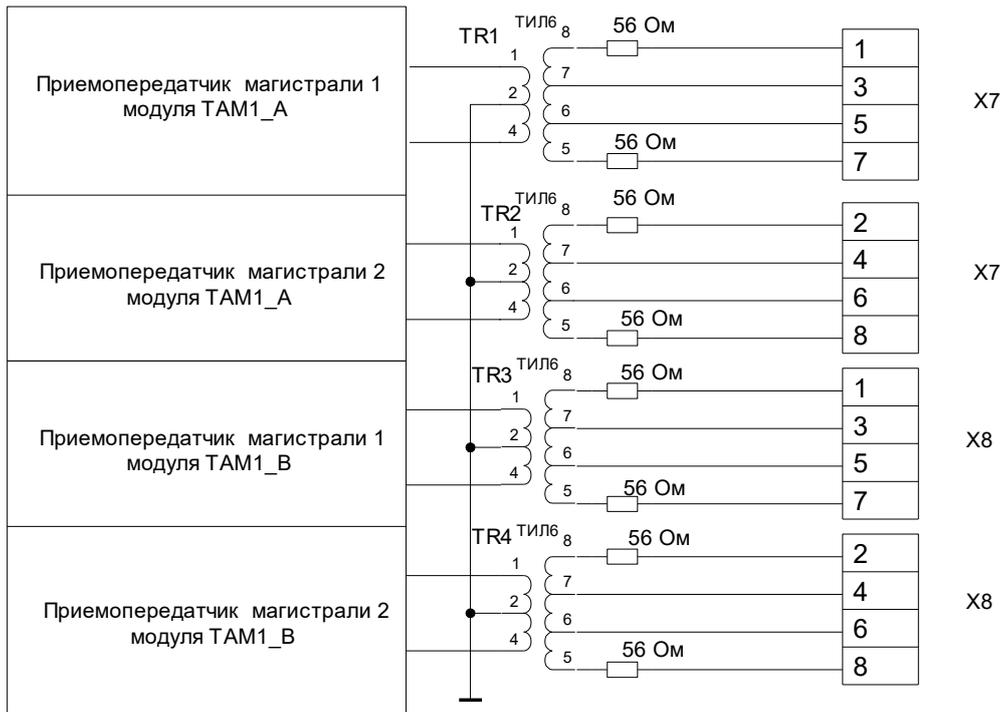


Рис. 7. Подключение устройства к линии передачи информации.

На рисунке 8 поясняется расположение выводов разъемов X7 и X8 (MOLEX 90130-3208). Приведен вид со стороны контактов подключения.

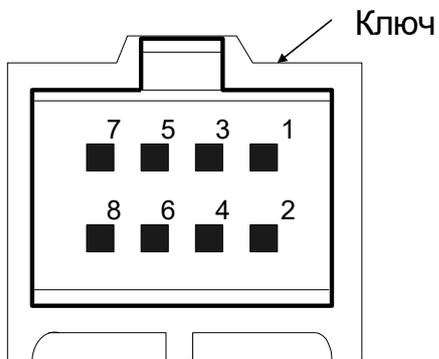


Рис. 8

Информация для заказа

Модуль ТА1 – МР – ХХ – А ГФКП.467100.193

где

А – вид приемки:

С – приемка ОТК

I - приемка ОТК, промышленное исполнение, лак

М – приемка Заказчика («5»), лак

ХХ - версии исполнения:

01 – 1 канал

02 - 2 канала